

# Schaltungen der Datenverarbeitung

Von Dr.-Ing. Klaus Waldschmidt  
Professor an der Universität Dortmund

Unter Mitwirkung  
von Dr.-Ing. Hans-Ulrich Post  
und Dipl.-Ing. Christoph Steigner  
Universität Dortmund

Mit 358 Bildern, 7 Tafeln  
und 40 Aufgaben



**B. G. Teubner Stuttgart 1980**

CIP-Kurztitelaufnahme der Deutschen Bibliothek

**Waldschmidt, Klaus:**

Schaltungen der Datenverarbeitung / von Klaus  
Waldschmidt. Unter Mitw. von Hans-Ulrich Post  
u. Christoph Steigner. – Stuttgart : Teubner,  
1980.

ISBN-13: 978-3-519-06108-3 e-ISBN-13: 978-3-322-82990-0

DOI: 10.1007/978-3-322-82990-0

Das Werk ist urheberrechtlich geschützt. Die dadurch begründeten Rechte, besonders die der Übersetzung, des Nachdrucks, der Bildentnahme, der Funksendung, der Wiedergabe auf photomechanischem oder ähnlichem Wege, der Speicherung und Auswertung in Datenverarbeitungsanlagen, bleiben, auch bei Verwertung von Teilen des Werkes, dem Verlag vorbehalten.

Bei gewerblichen Zwecken dienender Vervielfältigung ist an den Verlag gemäß § 54 UrhG eine Vergütung zu zahlen, deren Höhe mit dem Verlag zu vereinbaren ist.

© B. G. Teubner, Stuttgart 1980

Umschlaggestaltung: W. Koch, Sindelfingen

## Vorwort

Dieses Buch ist aus einigen Kurseinheiten eines Fernstudienkurses zur Technischen Informatik an der Fernuniversität Hagen sowie aus mehreren Vorlesungen an der Technischen Universität Berlin und der Universität Dortmund hervorgegangen.

Es behandelt die wichtigsten integrierten Schaltkreisfamilien, ihren Einsatz und ihre Anwendungen in dem Bereich der Schaltungen der Datenverarbeitung. Weiterhin werden die Organisation eines Mikroprozessors exemplarisch besprochen und die zur Mikroprogrammierung erforderlichen Halbleiterbausteine und ihre Schaltungsprinzipien dargestellt.

Die Schaltungstechnik im Bereich der Datenverarbeitung hat durch die Einführung der großintegrierten Schaltungen und Speicherbausteine in den letzten Jahren wesentliche Impulse erhalten. Hierzu haben die heute verfügbaren Mikroprozessoren ebenso beigetragen wie die Halbleiterspeicher hoher Speicherkapazität und die programmierbaren logischen Anordnungen (PLA's).

Die Entwicklung zu immer universeller einsetzbaren Schaltungen wurde erst durch die Großintegration ermöglicht. Die Möglichkeiten der Großintegration haben daher in starkem Maße auch die Hardwaretechnik beeinflusst. Das Spektrum der Schaltungstechnik im Bereich der Datenverarbeitung reicht heute von den integrierten Schaltkreisfamilien, den Arithmetisch-Logischen Einheiten, über die Halbleiterspeicher bis hin zu den programmgesteuerten Schaltwerken. Die Zukunft wird jedoch den programmgesteuerten Konzepten gehören.

Mikroprogrammierbare Steuerungen auf der Basis von Mikroprozessoren oder als mikroprogrammierbare Schaltwerke auf der Basis von Halbleiterspeichern haben den Vorteil, daß Änderungen in der Aufgabenstellung durch Änderung der Anwenderprogramme relativ einfach berücksichtigt werden können.

Das mikroprogrammierbare Steuerwerk wurde bereits 1951 von Wilkes angegeben. Jedoch erst mittels der heute zur Verfügung stehenden Halbleiterspeicher mit ihrer hohen Speicherkapazität und der Möglichkeit des Umprogrammierens wurde diese Form einer Steuerwerksrealisierung allgemeinen Anwendungsfällen zugänglich.

Diese Entwicklung hat zu einer engen Verflechtung zwischen Informatik und Elektrotechnik auf diesem Gebiet geführt.

Die starre Trennung zwischen Hardware- und Softwarelösung eines Problems wird in Zukunft mehr und mehr aufgehoben und durch eine Kombination beider Lösungen ersetzt werden.

Das Buch, das Kenntnisse in den Grundlagen der Elektrotechnik, insbesondere der Transistortechnik, und in den Grundlagen der Informatik voraussetzt, wendet sich gleichermaßen an Studierende wissenschaftlicher Hochschulen und von Fachhochschulen sowie an den Ingenieur in der Praxis. Es liegt in der Natur der Sache, daß ein derartiges „Hardware“-Buch durch die derzeit bekannt schnelle Entwicklung der Elektronik in einigen Punkten sicher in absehbarer Zeit an Aktualität verlieren kann.

Das Buch stellt jedoch eine Mischung aus technologiespezifischen Schaltkreistechniken, die dieser

Entwicklung unterliegen, sowie einer größeren Zahl an Schaltkreiskonzepten und Systemlösungen dar, die als weitgehend technologieunabhängig gelten können.

In den ersten drei Kapiteln werden die bekannten Schaltkreisfamilien bis hin zur Großintegration in ihrem Aufbau und der Funktionsweise behandelt. Hierbei wird weniger Wert auf ihre technologische Relevanz gelegt, dies ist Gegenstand von Büchern über das Gebiet der „Integrierten Schaltungen“. Vielmehr werden ihre schaltungstechnischen Konzepte und Eigenschaften aus der Sicht des Anwenders besprochen. Die folgenden Kapitel sind dann mehr den Systemkomponenten und Systemlösungen gewidmet. Hierzu gehören Flipflops und Zähler, Arithmetisch-Logische Einheiten, Halbleiterspeicher und die mikroprogrammierten Schaltwerke.

Den Abschluß bildet eine strukturelle Beschreibung einer exemplarischen Mikroprozessorstruktur und den Interfaceschaltungen in Form der A/D- und D/A-Umsetzer.

Dem schaltungstechnisch interessierten Leser und dem Anwender integrierter Schaltungen im Bereich der Datenverarbeitung steht damit ein Buch zur Verfügung, daß ihm sicher in vielen Fällen ein Ratgeber und eine Einführung in dieses komplexe Stoffgebiet sein kann.

40 Übungsaufgaben im Anhang des Buches geben dem Leser Gelegenheit, den Stoff anhand praktischer Beispiele durcharbeiten und zu ergänzen. Die Lösungen zu diesen Aufgaben sind mit Zwischenschritten ebenfalls angegeben.

Mein ganz besonderer Dank gilt meinen Mitarbeitern Herrn Dipl. Ing. H-U. Post und Herrn Dipl. Ing. Ch. Steigner, die an der Erstellung des Fernstudienmaterials mitgewirkt sowie an der Erstellung des Manuskriptes zu diesem Buch mitgearbeitet und mich durch zahlreiche wertvolle Hinweise und Anregungen unterstützt haben.

Dank schulde ich auch meinem Mitarbeiter Herrn Dipl. Ing. D. Tavangarian, der mich in vielen Jahren bei der Durchführung der Lehrveranstaltungen in Dortmund aufopferungsvoll unterstützt und damit auch indirekt zu dem vorliegenden Buch beigetragen hat.

Dank sei außerdem Herrn Dipl. Ing. R. Lindner von der TH Darmstadt gesagt, der im Rahmen eines gemeinsamen Lehrauftrages 1972 an der TU Berlin über „Theorie und Anwendung integrierter digitaler Schaltkreise“ den ersten Grundstein bei der Erstellung des vorliegenden Stoffes mit gelegt hat. Zu der Darstellung der mikroprogrammierten Schaltwerke möchte ich auch auf die vielen Arbeiten von Herrn Prof. Dr. R. Hoffmann, Darmstadt, hinweisen und ihm meinen Dank für die anregenden Diskussionen aussprechen.

Bei Frau Annegret Over möchte ich mich für die sehr sorgfältige Erstellung des Manuskriptes und bei Frau Ursula Droste für die mit viel Geschick erstellten Bilder besonders herzlich bedanken. Mein Dank gilt auch dem Teubner Verlag und insbesondere Herrn Krämer für die gute Zusammenarbeit und das Entgegenkommen bei der Herstellung dieses Buches.

Dortmund, im Frühjahr 1979

Klaus Waldschmidt

## Inhalt

<b>1</b>	<b>Technische Realisierung der logischen Funktionen</b>	<b>11</b>
1.1	Positive und Negative Logik	11
1.2	Logische Grundsaltungen	12
1.2.1	Passive Grundsaltungen	12
1.2.2	Aktive Grundsaltungen	13
<b>2</b>	<b>Integrierte digitale Schaltkreisfamilien</b>	<b>14</b>
2.1	Integrierte Schaltungen	15
2.1.1	Die Dioden-Transistor-Logik (DTL)	16
2.1.1.1	Grundsaltungen der DTL-Logik	16
2.1.1.2	High-Noise-Immunity-Logik	17
2.1.2	Die Transistor-Transistor-Logik (TTL)	17
2.1.2.1	Die Eingangsstufe	18
2.1.2.2	Die TTL-Grundsaltung	18
2.1.2.3	Übergangsverhalten	19
2.1.2.4	Realisierung des UND-Gatters	21
2.1.2.5	Realisierung des NOR-Gatters	21
2.1.2.6	Realisierung des ODER-Gatters	22
2.1.2.7	Der Expander	22
2.1.2.8	Weiterentwicklungen des TTL-Grundgatters	23
2.1.3	Die Schottky-TTL (STTL)	24
2.1.4	Das TTL-Gatter mit offenem Kollektor	25
2.1.5	Die Tri-State-Logik	26
2.1.6	Die Low-Power-TTL	26
2.1.7	Die Emitttergekoppelte Logik (ECL)	26
2.1.7.1	Schaltung und logische Funktion des Grundgatters	27
2.1.7.2	Elektrische Eigenschaften der ECL-Technik	29
2.1.7.3	Weiterentwicklung der ECL Logik	29
2.1.7.4	Expander	30
2.1.7.5	Pegel-Wandler ECL/TTL und TTL/ECL	30
2.1.7.6	Zusammenfassung	30
<b>3</b>	<b>Großintegration</b>	<b>31</b>
3.1	Die Integrierte Injektions-Logik ( $I^2L$ )	32
3.1.1	Das $I^2L$ -Grundgatter	32
3.1.2	Logische Funktion des $I^2L$ -Gatters	34
3.1.3	Eigenschaften der $I^2L$ -Technik	35
3.1.3.1	Schaltzeit-Leistungsprodukt	35

## 6 Inhalt

3.1.3.2	Komplexität . . . . .	35
3.1.3.3	Versorgungsspannung . . . . .	35
3.1.3.4	Geschwindigkeit . . . . .	35
3.2	Die MOS-Technik . . . . .	35
3.2.1	Der MOS-Transistor . . . . .	36
3.2.2	MOS-Technologien zur Herstellung integrierter Schaltungen . . . . .	38
3.2.3	Der Inverter als Grundbaustein der MOS-Logik . . . . .	38
3.2.3.1	Der statische Inverter . . . . .	41
3.2.3.2	Der dynamische Inverter . . . . .	44
3.2.3.3	Der CMOS-Inverter . . . . .	45
3.2.4	MOS-Logik . . . . .	45
3.2.4.1	Das MOS-Gatter . . . . .	45
3.2.4.2	CMOS-Schalter . . . . .	48
3.2.4.3	Kreuzgekoppelte Gatter . . . . .	49
3.3	Zusammenfassung . . . . .	49
<b>4</b>	<b>Flipflops und Zähler . . . . .</b>	<b>51</b>
4.1	Einleitung . . . . .	51
4.2	Flipflops . . . . .	51
4.2.1	Asynchrones RS-Flipflop . . . . .	51
4.2.2	Taktzustandgesteuerte Flipflops . . . . .	53
4.2.2.1	Getaktetes RS-Flipflop . . . . .	53
4.2.2.2	Getaktetes D-Flipflop . . . . .	53
4.2.3	Master-Slave-Flipflop (Taktflankengesteuerte Flipflops) . . . . .	55
4.2.3.1	Master-Slave RS-Flipflop . . . . .	00
4.2.3.2	Master-Slave JK-Flipflop . . . . .	55
4.2.3.3	Master-Slave D-Flipflop . . . . .	56
4.2.3.4	Master-Slave T-Flipflop . . . . .	57
4.2.3.5	Master-Slave Flipflop mit asynchronem Setz- und Rücksetzeingang . . . . .	57
4.3	Zähler . . . . .	58
4.3.1	Asynchrone Untersetzer . . . . .	58
4.3.2	Synchrone Untersetzer . . . . .	59
4.3.3	Asynchrone Zähler . . . . .	60
4.3.4	Synchrone Zähler . . . . .	60
4.4	Zusammenfassung . . . . .	62
<b>5</b>	<b>Arithmetisch-Logische Einheiten . . . . .</b>	<b>63</b>
5.1	Addition und Subtraktion von Dualzahlen . . . . .	65
5.1.1	Halb- und Volladdierer . . . . .	65
5.1.2	Serien- und Paralleladdierer . . . . .	68
5.1.2.1	Serienaddierer . . . . .	69
5.1.2.2	Serienaddierer mit Akkumulatorregister . . . . .	70
5.1.2.3	Paralleladdierer . . . . .	70
5.1.2.4	Volladdierer mit Übertrags-Vorausberechnung (carry look ahead) . . . . .	71
5.1.3	Subtrahierer . . . . .	73

5.2	Multiplikation von Dualzahlen . . . . .	76
5.2.1	Seriell-Paralleler Multiplizierer . . . . .	76
5.2.2	Paralleler Multiplizierer . . . . .	78
5.2.3	Multiplizierer für Zweikomplementzahlen . . . . .	81
5.3	Division von Dualzahlen . . . . .	82
5.3.1	Serieller Dividierer . . . . .	83
5.3.2	Paralleler Dividierer . . . . .	84
5.4	Organisatorische Operationen . . . . .	85
5.4.1	Verschiebungen von Registerinhalten . . . . .	86
5.4.2	Vergleiche von Datenworten . . . . .	87
5.4.2.1	Prüfung auf Gleichheit . . . . .	87
5.4.2.2	Größer-Kleiner-Vergleicher . . . . .	88
5.5	Zusammenfassung . . . . .	90
<b>6</b>	<b>Codierer und Datenwegschaltungen . . . . .</b>	<b>91</b>
6.1	Binäre Codierschaltnetze . . . . .	91
6.1.1	Der Decoder . . . . .	92
6.1.2	Der Encoder . . . . .	94
6.2	Datenwegschaltungen . . . . .	97
6.2.1	Multiplexer . . . . .	97
6.2.2	Demultiplexer . . . . .	100
6.2.3	Datenbus . . . . .	103
6.2.3.1	Bustreiber . . . . .	103
6.2.3.2	CMOS-Transmissiongate . . . . .	105
<b>7</b>	<b>Realisierungskonzepte für digitale Steuerwerke . . . . .</b>	<b>106</b>
7.1	Das festverdrahtete Steuerwerk . . . . .	106
7.2	Das Steuerwerk auf der Basis von programmierbaren logischen Einheiten (PLA) . . . . .	107
7.3	Das Steuerwerk auf der Basis von Halbleiterspeichern . . . . .	108
7.4	Das Steuerwerk auf der Basis von Mikroprozessoren . . . . .	110
7.5	Zusammenfassung . . . . .	111
<b>8</b>	<b>Halbleiterspeicher . . . . .</b>	<b>113</b>
8.1	Ortsadressierbare Speicher . . . . .	114
8.1.1	Adressierverfahren ortsadressierbarer Halbleiterspeicher . . . . .	115
8.1.1.1	Wortweise Adressierung . . . . .	115
8.1.1.2	Bitweise Adressierung . . . . .	115
8.1.2	Schreib-/Lesespeicher . . . . .	117
8.1.2.1	TTL-Speicherzelle . . . . .	117
8.1.2.2	Statische MOS-Speicherzelle . . . . .	118
8.1.2.3	Dynamische MOS-Speicherzelle . . . . .	120
8.1.2.4	Speicherorganisation von Schreib-/Lesespeichern . . . . .	121

8	Inhalt	
8.1.3	Festwertspeicher	124
8.1.3.1	Irreversible Festwertspeicher	124
8.1.3.2	Reversible Festwertspeicher	126
8.2	Inhaltsadressierbare Speicher	127
8.3	Zusammenfassung	129
<b>9</b>	<b>Mikroprogrammierte Schaltwerke</b>	<b>130</b>
9.1	Synchrone Schaltwerke	130
9.2	Zusammenhang zwischen festverdrahteten Steuerwerken aus Logikgattern und mikroprogrammierten Steuerwerken	131
9.2.1	Das allgemeine Modell des synchronen Steuerwerks	134
9.2.2	Das Modell des mikroprogrammierten Steuerwerks	135
9.3	Methoden der Folgeadreßerzeugung	137
9.3.1	Folgeadreßerzeugung durch einen Binärzähler	138
9.3.2	Erzeugung der Folgeadresse durch das Mikroprogramm	139
9.3.3	Folgeadreßerzeugung durch interne Verknüpfung von Eingangsvektor und Zustandsvektor	140
9.3.4	Folgeadreßerzeugung bei reagierenden Mikroprogrammsteuerwerken mit Hilfe externer Funktionseinheiten	146
9.3.4.1	Folgeadreßerzeugung mit einem Binärzähler	146
9.3.4.2	Auswahl des Eingangsvektors mit einem Multiplexer	149
9.3.4.3	Folgeadreßerzeugung durch Addition von Zweikomplementzahlen	151
9.3.4.4	Kombinationen der verschiedenen Folgeadreßerzeugungsverfahren	153
9.4	Methoden der Steuerwortauswertung	154
9.4.1	Horizontale und vertikale Auswertung des Steuerwortes	155
9.4.2	Aufteilung eines Steuerwortes in Wortfelder	156
9.4.3	Der Nanoprogrammspeicher	158
9.5	Der Zeitablauf im synchronen Mikroprogrammsteuerwerk	159
9.6	Mikroprogrammierbarer Rechner	160
9.7	Zusammenfassung	161
<b>10</b>	<b>Struktur und Organisation eines Mikroprozessors</b>	<b>162</b>
10.1	Einleitung	162
10.2	Die Struktur eines Mikroprozessors	163
10.3	Das Konzept eines Mikroprozessors	164
10.3.1	Die Register-ALU (RALU)	164
10.3.2	Erweiterung der RALU mit einem Testmultiplexer	166
10.3.2.1	Beispiel einer Betragsmultiplikation	168
10.3.3	Ergänzung der RALU durch eine Zwischenspeicherung der Übertragungs- und Shift-Register-Bits	169
10.3.3.1	Beispiel einer 16 Bit-Multiplikation	171
10.3.4	Ein-Ausgabe-Register zur Übergabe von Daten an periphere Geräte (Speicher, Datenstationen usw.)	172



10.4	Der mikroprogrammierbare und der nicht-mikroprogrammierbare Mikroprozessor . .	174
10.4.1	Die Holphase . . . . .	175
10.4.2	Die Ausführungsphase . . . . .	175
10.5	Bidirektionale Datenbussysteme . . . . .	175
10.6	Register für besondere Funktionen . . . . .	177
10.6.1	Der Stapelspeicher . . . . .	177
10.6.2	Das Indexregister . . . . .	178
10.7	Befehlstabelle für einen Mikroprozessor . . . . .	179
10.7.1	Eigenschaften der Mikroprozessorbefehle . . . . .	181
10.7.1.1	Arithmetisch-Logische Befehle . . . . .	181
10.7.1.2	Transfer-Befehle . . . . .	182
10.7.1.3	Sprungbefehle . . . . .	185
10.7.1.4	Unterprogramm-Programmierungstechnik . . . . .	186
10.7.1.5	Ein/Ausgabe-Programmierung . . . . .	188
10.8	Zusammenfassung . . . . .	191
<b>11</b>	<b>Analog/Digital- und Digital/Analog-Umsetzung . . . . .</b>	<b>193</b>
11.1	Einleitung . . . . .	193
11.2	Umsetzer-Codes . . . . .	194
11.2.1	Vorzeichenzahl . . . . .	195
11.2.2	Offset-Binary-Code . . . . .	195
11.2.3	Zwei-Komplement-Zahl . . . . .	195
11.3	Auflösung und Umsetzgeschwindigkeit . . . . .	196
11.4	Theorie zur Digital/Analog- und Analog/Digital-Umsetzung . . . . .	198
11.4.1	Digital/Analog-Umsetzung . . . . .	198
11.4.2	Analog/Digital-Umsetzung . . . . .	198
11.5	Parameter der Analog/Digital- und Digital/Analog-Umsetzer . . . . .	199
11.5.1	Auflösung . . . . .	199
11.5.2	Genauigkeit . . . . .	200
11.5.3	Nichtlinearität . . . . .	200
11.5.4	Differentielle Nichtlinearität . . . . .	200
11.5.5	Nicht-Monotonizität . . . . .	201
11.5.6	Nullpunktfehler . . . . .	201
11.5.7	Steilheitsfehler . . . . .	201
11.5.8	Vorwärtskopplung . . . . .	201
11.5.9	Umsetzzeit . . . . .	202
11.5.10	Umsetzgeschwindigkeit . . . . .	202
11.5.11	Verzögerungszeit . . . . .	202
11.5.12	Anstiegszeit . . . . .	202
11.5.13	Schaltzeit . . . . .	202
11.5.14	Einschwingzeit . . . . .	202
11.6	Konzepte zur Digital/Analog-Umsetzung . . . . .	203
11.6.1	Allgemeine Eigenschaften der Digital/Analog-Umsetzer . . . . .	203
11.6.2	Parallele Digital/Analog-Umsetzung . . . . .	204

11.6.2.1	Digital/Analog-Umsetzer mit binär gewichteten Widerständen . . . .	205
11.6.2.2	Digital/Analog-Umsetzer mit Kettenleiter . . . . .	205
11.6.2.3	Digital/Analog-Umsetzer mit eingespeisten Strömen. . . . .	206
11.6.3	Serielle Digital/Analog-Umsetzung . . . . .	207
11.6.4	Indirekte Digital/Analog-Umsetzung . . . . .	208
11.7	Konzepte zur Analog/Digital-Umsetzung . . . . .	208
11.7.1	Der Komparator . . . . .	209
11.7.2	Paralleler Analog/Digital-Umsetzer . . . . .	210
11.7.2.1	Parallel-Serieller Analog/Digital-Umsetzer. . . . .	210
11.7.3	Serieller Analog/Digital-Umsetzer . . . . .	211
11.7.4	Analog/Digital-Umsetzer mit Digital/Analog-Umsetzer in der Rückführung . .	212
11.7.4.1	Analog/Digital-Umsetzer nach dem Zählverfahren . . . . .	212
11.7.4.2	Analog/Digital-Umsetzer mit sukzessiver Approximation. . . . .	213
11.7.5	Indirekte Analog/Digital-Umsetzer . . . . .	214
11.7.5.1	Analog/Digital-Umsetzer nach dem Sägezahnverfahren . . . . .	214
11.7.5.2	Analog/Digital-Umsetzer nach dem Zwei-Rampen-Verfahren . . . . .	216
11.8	Aufbau eines analogen Meßsystems . . . . .	217
11.8.1	Abtast- und Haltekreis . . . . .	217
11.8.2	Einfluß der Amplituden- und Zeitquantisierung durch die Analog/Digital- Umsetzung . . . . .	218
11.8.2.1	Beschreibung des Übergangsverhaltens eines Abtast- und Halte- kreises. . . . .	218
11.8.2.2	Übertragungsfehler im Zeitbereich . . . . .	219
11.8.2.3	Übertragungsfehler im Frequenzbereich. . . . .	220
11.8.2.4	Umsetzfehler durch Amplitudenquantisierung. . . . .	220
11.9	Zusammenfassung . . . . .	221
<b>12</b>	<b>Beispiel zur Regelung eines chemischen Prozesses . . . . .</b>	<b>222</b>
	<b>Anhang . . . . .</b>	<b>225</b>
	<b>Übungsaufgaben . . . . .</b>	<b>225</b>
	<b>Lösungen der Übungsaufgaben. . . . .</b>	<b>236</b>
	<b>Literaturverzeichnis . . . . .</b>	<b>255</b>
	<b>Sachverzeichnis . . . . .</b>	<b>258</b>