

 SpringerWienNewYork

Springers Lehrbücher  
der Informatik

Herausgegeben von  
o. Univ.-Prof. Dr.-Ing. Gerhard H. Schildt  
Technische Universität Wien

SpringerWienNewYork

Gerhard H. Schildt, Daniela Kahn,  
Christopher Kruegel, Christian Moerz

Einführung in die  
Technische Informatik

Unter Mitarbeit von  
Johann Klasek, Heinrich Pangratz,  
Alexander Redlein, Ulrich Schmid,  
Stefan Stöckler

Zweite, überarbeitete  
und erweiterte Auflage

SpringerWienNewYork

o. Univ.-Prof. Dr.-Ing. Dipl.-Ing. u. Ing. (grad.) Gerhard H. Schildt  
Daniela Kahn  
Christopher Kruegel  
Christian Moerz  
Institut für Rechnergestützte Automation  
Technische Universität, Wien, Österreich  
e-mail: schi@auto.tuwien.ac.at

Das Werk ist urheberrechtlich geschützt.  
Die dadurch begründeten Rechte, insbesondere die der Übersetzung, des Nachdruckes, der Entnahme von Abbildungen, der Funksendung, der Wiedergabe auf photomechanischem oder ähnlichem Wege und der Speicherung in Datenverarbeitungsanlagen, bleiben, auch bei nur auszugsweiser Verwertung, vorbehalten.

© 2003 und 2005 Springer-Verlag/Wien  
Printed in Austria

SpringerWienNewYork ist ein Unternehmen  
von Springer Science + Business Media  
springer.at

Die Wiedergabe von Gebrauchsnamen, Handelsnamen, Warenbezeichnungen usw. in diesem Buch berechtigt auch ohne besondere Kennzeichnung nicht zu der Annahme, dass solche Namen im Sinne der Warenzeichen- und Markenschutz-Gesetzgebung als frei zu betrachten wären und daher von jedermann benutzt werden dürfen.

Produkthaftung: Sämtliche Angaben in diesem Fachbuch/wissenschaftlichen Werk erfolgen trotz sorgfältiger Bearbeitung und Kontrolle ohne Gewähr. Eine Haftung der Autoren oder des Verlages aus dem Inhalt dieses Werkes ist ausgeschlossen.

Satz: Reproduktionsfertige Vorlage der Autoren  
Druck und Bindung: Grasl Druck & Neue Medien, 2540 Bad Vöslau, Österreich

Gedruckt auf säurefreiem, chlorfrei gebleichtem Papier – TCF  
SPIN: 11377511

Mit 254 Abbildungen

Bibliografische Information Der Deutschen Bibliothek  
Die Deutsche Bibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <<http://dnb.ddb.de>> abrufbar.

ISSN 0938-9504  
ISBN-10 3-211-24346-1 SpringerWienNewYork  
ISBN-13 978-3-211-24346-6 SpringerWienNewYork  
ISBN 3-211-83853-8 1. Aufl. SpringerWienNewYork

*Meinem verehrten Lehrer Prof. Dr.-Ing. Hans Fricke  
( apl. Professor an der Technischen Universität Braunschweig )  
gewidmet*

# Vorwort

*Für euch, Kinder der Wissenschaft und der Weisheit,  
haben wir dieses geschrieben. Erforschet das Buch  
und suchet euch unsere Ansicht zusammen, die wir  
verstreut und an mehreren Orten dargetan haben;  
was euch an einem Orte verborgen bleibt, das haben  
wir an einem anderen offengelegt,  
damit es fassbar werde für eure Weisheit.*

Heinrich Cornelius Agrippa von Nettesheim,  
„De occulta philosophia“.

Das vorliegende Buch „Technische Informatik“ wendet sich sowohl an Studierende der Informatik als auch an Ingenieure und Entwickler aus der Praxis. Es entstand aus Skripten zur Vorlesung „Einführung in die Technische Informatik“, die wir an der Technischen Universität Wien für Informatikstudierende halten. Es schließt sich nahtlos an das Lehrbuch „Informatik Grundlagen“ von *Blieberger, Burgstaller* und *Schildt* an. Unser Anliegen ist es, für den Bereich der technischen Informatik weiterführend zu zeigen, wie man elektronische Bauelemente für Computersysteme einsetzen kann. Der dargebotene Stoff soll den Leser in die Lage versetzen, die technischen Möglichkeiten und Grenzen solcher Systeme zu erkennen. Dadurch soll dem Studierenden das Wissen vermittelt werden, Leistungsmerkmale heutiger Rechnersysteme angemessen zu beurteilen. Wer auch immer heute Computersysteme einsetzt, die seinen persönlichen Anforderungsprofil entsprechen sollen, muss entscheiden, was für ihn effizient und zugleich kostengünstig ist. Daher ist es nötig, sowohl Hardware- als auch Softwareaspekte umfassend kennenzulernen. Das Grundwissen dafür wird in diesem Buch vermittelt. Der präsentierte Stoff ist für Informatikstudierende ohne besondere Kenntnisse der Elektrotechnik aufbereitet. Wo immer es notwendig war, elektrotechnische Grundkenntnisse mit einzubeziehen, haben wir versucht, dieses so einfach wie möglich darzustellen. Für die Lektüre genügen Grundkenntnisse der Physik und Mathematik. Dem vorliegenden Band ist das Buch „Informatik Aufgaben und Lösungen“ zugeordnet, in dem Aufgaben und zugehörige Lösungen dargestellt sind.

Im ersten Abschnitt zur Hardware werden logische Schaltungen behandelt. Hier werden auch besonders wichtige signalverarbeitende elektronische Schaltungen erläutert. Daran anschließend werden Grundlagen der Entwurfssprache VHDL ( Very High Speed Integrated Circuit Hardware Description Language ) vorgestellt. Dem folgt ein Kapitel über Mikroprozessoren mit der Darstellung von Moore- und Mealy-Schaltwerken. Hier danken wir Prof. Pangratz für die Bereitstellung seines Skriptums „Rechnerstrukturen“, aus dem wir die Beiträge über Mealy- und Moore-Schaltwerke entnommen haben. Anschließend betrachten wir Computersysteme mit Prozessoren, Speichern und peripheren Geräten.

Im zweiten Abschnitt werden Betriebssysteme und Systemsoftware behandelt. Besondere Bedeutung kommt dabei den Programmprozessen, der Speicherverwaltung und der Interprozess-Kommunikation zu. Wir haben ganz gezielt darauf verzichtet, auf ein besonderes Betriebssystem einzugehen, sondern wollten vielmehr die grundsätzlichen Mechanismen eines Betriebssystems darstellen. Hierzu haben wir besonders Herrn Univ.-Prof. Dr. U. Schmid für den Beitrag zu dem

Abschnitt „Betriebssysteme“ zu danken, den wir wiederholt in mehrere Auflagen aufgenommen haben.

Unser Dank gebührt weiter Herrn Dipl.-Ing. J. Klasek für die abschnittsweise Durchsicht und teilweise Überarbeitung des Abschnittes „Betriebssysteme und Systemsoftware“ im Buch „Informatik“ (dritte Auflage). Diesen Abschnitt haben wir nochmals angepasst.

Das vorliegende Buch wendet sich sowohl an Fachkräfte aus Wirtschaft und Industrie als auch an Studierende der Informatik. Das Ziel dieses Buches ist es, dem künftigen Informatiker ingenieurmäßiges Wissen auf dem Gebiet der technischen Informatik zu vermitteln.

Wann immer man ein Buch schreibt, so gilt auch hier der Grundsatz aus dem Bereich der Software-Entwicklung, „dass Software niemals wirklich fehlerfrei ist“ (engl. *„Software will never be errorfree“*). Das trifft ebenso auch für das vorliegende Buch zu. Dieser Erfahrung sind wir auch bei der Verfassung dieses Buches gefolgt und haben deshalb eine e-mail-Adresse unter

[technische-informatik@auto.tuwien.ac.at](mailto:technische-informatik@auto.tuwien.ac.at)

eingrichtet, wo wir gern Korrekturen und Anregungen von unseren Lesern erwarten.

Unser besonderer Dank gilt Herrn Ch. Mörz und Herrn Th. Volpini für die Erstellung des Manuskriptes und der zahlreichen Abbildungen. Darüber hinaus haben wir dem Verlag - vertreten durch Frau Schilgerius - für die bisherige sehr erfolgreiche Zusammenarbeit besonders zu danken.

Gerhard H. Schildt  
Pressbaum

Alexander Redlein  
Klosterneuburg

Daniela Kahn  
Brunn am Gebirge

Pressbaum, Februar 2003

# Vorwort zur 2. Auflage

Nach der guten Aufnahme der ersten Auflage unseres Buches „Einführung in die Technische Informatik“ haben wir eine Überarbeitung des Inhaltes zur Aktualisierung wie auch zur Beseitigung von Fehlern vorgenommen. So haben wir neu ein Kapitel über USB und FireWire aufgenommen, sodann ein eigenes Kapitel über Netzwerke eingefügt, das auf die neuesten Standards Bezug nimmt. Hier werden Architekturen und Protokolle detailliert vorgestellt.

Der Abschnitt „Betriebssysteme und Systemsoftware“ erfuhr eine generelle Überarbeitung mit dem Ziel der Aktualisierung. Hier haben wir neu einen Abschnitt zum Thema „Sicherheit“ aus aktuellem Anlass aufgenommen und erhoffen uns dadurch eine hinreichende Akzeptanz von Lesern, die insbesondere am Thema „Security“ interessiert sind.

Wie schon bei der ersten Auflage stellen wir weiterhin die e-mail-Adresse unter

**[technische-informatik@auto.tuwien.ac.at](mailto:technische-informatik@auto.tuwien.ac.at)**

zur Verfügung, wo wir gern Korrekturen und Anregungen von unseren Lesern erwarten.

Unser besonderer Dank gilt Herrn Univ. Prof. Steininger für Unterlagen zum Thema VHDL und Herrn E. Hirsch für die Bearbeitung des Manuskriptes und der zahlreichen Abbildungen. Weiter möchten wir Frau Schilgerius vom Springer-Verlag unseren besonderen Dank für die bisher erfolgreiche Zusammenarbeit aussprechen.

Gerhard H. Schildt

Daniela Kahn

Christopher Kruegel

Christian Moerz



# Inhaltsverzeichnis

|          |   |           |
|----------|---|-----------|
| <b>1</b> | <b>Einleitung</b>                                       | <b>1</b>  |
|          | <b>Hardware</b>   | <b>5</b>  |
| <b>2</b> | <b>Logische Schaltungen</b>                             | <b>7</b>  |
| 2.1      | Grundbegriffe . . . . .                                 | 7         |
| 2.1.1    | Fan Out . . . . .                                       | 11        |
| 2.1.2    | Schaltkreisfamilien . . . . .                           | 13        |
| 2.1.3    | Signalnamen und Signalverbindungen . . . . .            | 14        |
| 2.2      | Realisierung von Funktionen . . . . .                   | 15        |
| 2.2.1    | Halbaddierer . . . . .                                  | 16        |
| 2.2.2    | Volladdierer . . . . .                                  | 17        |
| 2.2.3    | Codierer . . . . .                                      | 19        |
| 2.2.4    | Decodierer . . . . .                                    | 21        |
| 2.2.5    | Multiplexer . . . . .                                   | 22        |
| 2.2.6    | Demultiplexer . . . . .                                 | 24        |
| 2.3      | Sequenzielle Logik . . . . .                            | 24        |
| 2.3.1    | Latches . . . . .                                       | 25        |
| 2.3.2    | Register . . . . .                                      | 30        |
| 2.3.3    | Zähler . . . . .  | 34        |
| 2.4      | Signalverarbeitende elektronische Schaltungen . . . . . | 37        |
| 2.4.1    | Operationsverstärker . . . . .                          | 37        |
| 2.4.2    | Komparatoren . . . . .                                  | 39        |
| 2.4.3    | Torschaltungen . . . . .                                | 41        |
| 2.4.4    | Schmitt-Trigger . . . . .                               | 42        |
| 2.4.5    | Zero-Crossing-Detector . . . . .                        | 48        |
| 2.4.6    | Univibrator . . . . .                                   | 48        |
| 2.4.7    | Signalgeneratoren . . . . .                             | 50        |
| 2.4.8    | Analog-Digital-Umsetzer . . . . .                       | 55        |
| 2.5      | Halbleiterspeicher . . . . .                            | 57        |
| 2.5.1    | Tabellenspeicher . . . . .                              | 57        |
| 2.5.2    | Tristate Outputs . . . . .                              | 60        |
| 2.5.3    | Open-Collector-Schaltungen . . . . .                    | 61        |
| 2.5.4    | Speicherbausteine . . . . .                             | 62        |
| 2.5.5    | Funktionsspeicher (ASICs) . . . . .                     | 64        |
| <b>3</b> | <b>VHDL</b>   | <b>69</b> |
| 3.1      | Entwurfssichten . . . . .                               | 69        |
| 3.2      | Entwurfsebenen . . . . .                                | 71        |
| 3.2.1    | Systemebene . . . . .                                   | 71        |
| 3.2.2    | Algorithmische Ebene . . . . .                          | 71        |
| 3.2.3    | Register-Transfer-Ebene . . . . .                       | 71        |

|          |   |            |
|----------|---|------------|
| 3.2.4    | Logikebene . . . . .  | 71         |
| 3.2.5    | Schaltkreisebene . . . . .  | 72         |
| 3.2.6    | Der Aufbau einer VHDL-Beschreibung . . . . .                            | 73         |
| 3.3      | Bestandteile einer VHDL-Beschreibung . . . . .                          | 74         |
| 3.3.1    | Entwurfssichten in VHDL . . . . .                                       | 74         |
| 3.3.2    | Entwurfsebenen in VHDL . . . . .  | 75         |
| 3.3.3    | Design-Methodik mit VHDL . . . . .                                      | 76         |
| 3.3.4    | Die Sprache VHDL . . . . .  | 77         |
| 3.3.5    | Der Aufbau eines VHDL-Modells . . . . .                                 | 77         |
| 3.4      | Beispiele . . . . .   | 78         |
| 3.4.1    | (2-von-3) Voter . . . . .   | 78         |
| 3.4.2    | Siebensegment-Decoder . . . . .   | 79         |
| 3.4.3    | Input-Synchronisation . . . . .   | 80         |
| 3.4.4    | Tasten-Entpreller . . . . .   | 82         |
| 3.5      | Bewertung von VHDL . . . . .  | 84         |
| <b>4</b> | <b>Mikroprozessoren</b> . . . . .                                       | <b>87</b>  |
| 4.1      | Endliche Automaten . . . . .  | 87         |
| 4.2      | Das Moore-Schaltwerk . . . . .  | 92         |
| 4.2.1    | Schaltwerk . . . . .  | 93         |
| 4.2.2    | Die Grundschaltung des Moore-Schaltwerkes . . . . .                     | 93         |
| 4.2.3    | Schaltwerksbeschreibung durch den Zustandsgraphen . . . . .             | 95         |
| 4.2.4    | Alternativen zum Zustandsgraph . . . . .                                | 98         |
| 4.2.5    | Realisierung mit „(1 aus n)“ und „dichter“ Zustandskodierung . . . . .  | 99         |
| 4.2.6    | Der zeitliche Ablauf im Moore-Schaltwerk . . . . .                      | 103        |
| 4.2.7    | Synchronisierung von asynchronen Eingangssignalen . . . . .             | 104        |
| 4.2.8    | Systematische Schaltwerkentwicklung . . . . .                           | 105        |
| 4.3      | Das Mealy-Schaltwerk . . . . .  | 116        |
| 4.3.1    | Die Schaltung eines Mealy-Schaltwerks . . . . .                         | 116        |
| 4.3.2    | Beschreibung des Mealy-Schaltwerkes durch den Zustandsgraphen . . . . . | 118        |
| 4.3.3    | Mealy-Moore-Transformation . . . . .                                    | 119        |
| 4.3.4    | Die maximale Taktfrequenz des Mealy-Schaltwerkes . . . . .              | 120        |
| 4.3.5    | Überwachung einer Einschaltreihenfolge . . . . .                        | 121        |
| 4.3.6    | Erkennen der Eingangsfolge 1011 . . . . .                               | 123        |
| 4.4      | Prozessoren . . . . .   | 125        |
| 4.4.1    | Arithmetic Logic Unit . . . . .   | 126        |
| 4.4.2    | Register File und Busverbindungen . . . . .                             | 129        |
| 4.4.3    | Speicheranbindung . . . . .   | 132        |
| 4.4.4    | Control Unit . . . . .  | 135        |
| 4.4.5    | Mikro-Programm . . . . .  | 139        |
| 4.4.6    | Very Large Scale Integration (VLSI) . . . . .                           | 142        |
| <b>5</b> | <b>Computersysteme</b> . . . . .  | <b>143</b> |
| 5.1      | Prozessoren . . . . .   | 143        |
| 5.1.1    | Maschinen-Code . . . . .  | 143        |
| 5.1.2    | Adressierungsarten . . . . .  | 154        |
| 5.1.3    | Architekturen . . . . .   | 158        |
| 5.1.4    | Parallelverarbeitung innerhalb eines Rechners . . . . .                 | 160        |
| 5.1.5    | CISC versus RISC . . . . .  | 165        |
| 5.2      | Speicher . . . . .  | 166        |
| 5.2.1    | Interleaved Memory . . . . .  | 167        |
| 5.2.2    | Caches . . . . .  | 169        |
| 5.2.3    | Direct Memory Access (DMA) . . . . .                                    | 174        |

- 5.2.4 Controller und Co-Prozessoren . . . . . 175
- 5.2.5 Interconnection . . . . . 177
- 5.3 Periphere Geräte . . . . . 178
  - 5.3.1 Externspeicher . . . . . 179
  - 5.3.2 Dialoggeräte . . . . . 185
- 5.4 USB und FireWire® . . . . . 191
  - 5.4.1 USB-Datenübertragung . . . . . 193
  - 5.4.2 USB-Hardware-Architektur . . . . . 195
  - 5.4.3 USB Kommunikation . . . . . 197
  - 5.4.4 FireWire® . . . . . 201

**Netzwerke 205**

- 6 Aufbau 207**
  - 6.1 Netzwerktypen . . . . . 207
  - 6.2 Circuit- und Packet-Switching . . . . . 208
  - 6.3 Standardisierung . . . . . 209

- 7 Architekturen 213**
  - 7.1 OSI Reference Model . . . . . 214
  - 7.2 Kabel und Stecker . . . . . 218
    - 7.2.1 BNC und Thin Ethernet . . . . . 218
    - 7.2.2 Twisted Pair und RJ-45 . . . . . 218
  - 7.3 LAN und WAN . . . . . 219
    - 7.3.1 ARPANET . . . . . 219
    - 7.3.2 Ethernet . . . . . 220
    - 7.3.3 Fast Ethernet . . . . . 221
    - 7.3.4 Token Ring . . . . . 221
    - 7.3.5 WaveLAN . . . . . 223
  - 7.4 Digital Subscriber Line (DSL) . . . . . 225
    - 7.4.1 Funktionsweise . . . . . 225
    - 7.4.2 Bluetooth . . . . . 226
    - 7.4.3 ADSL und SDSL . . . . . 227

- 8 Protokolle 229**
  - 8.1 Internet Protocol (IP) . . . . . 229
    - 8.1.1 TCP . . . . . 236
    - 8.1.2 UDP . . . . . 237
  - 8.2 IPv6 . . . . . 238

**Betriebssysteme und Systemsoftware 241**

- 9 Übersicht 243**
  - 9.1 Ziele und Funktionen von Betriebssystemen . . . . . 243
  - 9.2 Betriebssystemschnittstelle zwischen Benutzer und Computersystem . . . . . 244
  - 9.3 Betriebssystemaufrufe . . . . . 245
  - 9.4 Betriebssystem-Struktur . . . . . 246
    - 9.4.1 Konsistente Schichtung . . . . . 247
    - 9.4.2 Quasikonsistente Schichtung . . . . . 247
    - 9.4.3 Schichtenmodell . . . . . 247

**10 Prozesse 251**

|           |  |            |
|-----------|--|------------|
| 10.1      | Parallelität . . . . .                           | 252        |
| 10.2      | Prozesshierarchien . . . . .                     | 254        |
| 10.3      | Prozesszustände . . . . .                        | 256        |
| 10.4      | Threads . . . . .                                | 262        |
| 10.5      | Scheduling . . . . .                             | 267        |
| 10.5.1    | Prozess-Scheduling . . . . .                     | 268        |
| 10.5.2    | Thread-Scheduling . . . . .                      | 271        |
| 10.5.3    | Job-Scheduling . . . . .                         | 272        |
| <b>11</b> | <b>Interprozess-Kommunikation</b>                | <b>275</b> |
| 11.1      | Server-Prozesse . . . . .                        | 275        |
| 11.2      | Synchrone Methoden . . . . .                     | 279        |
| 11.2.1    | Semaphore . . . . .                              | 280        |
| 11.2.2    | Message Passing . . . . .                        | 284        |
| 11.2.3    | Höhere Mechanismen . . . . .                     | 287        |
| 11.3      | Asynchrone Methoden . . . . .                    | 287        |
| 11.4      | Deadlocks . . . . .                              | 288        |
| <b>12</b> | <b>Speicherverwaltung</b>                        | <b>293</b> |
| 12.1      | Virtuelle Adresszuordnung . . . . .              | 295        |
| 12.2      | Physikalische Adresszuordnung . . . . .          | 300        |
| 12.2.1    | Swapping . . . . .                               | 300        |
| 12.2.2    | Paging . . . . .                                 | 303        |
| 12.2.3    | Segmentierung . . . . .                          | 307        |
| <b>13</b> | <b>Ressourcen-Management</b>                     | <b>311</b> |
| 13.1      | Objektorientierung in Betriebssystemen . . . . . | 311        |
| 13.2      | Device-Unabhängigkeit . . . . .                  | 312        |
| 13.3      | File Management . . . . .                        | 314        |
| <b>14</b> | <b>Sicherheit</b>                                | <b>329</b> |
| 14.1      | Zugriffsschutz . . . . .                         | 331        |
| 14.2      | Zugriffskontrolle . . . . .                      | 333        |
| 14.3      | Design Prinzipien . . . . .                      | 336        |
| 14.4      | Trusted Computing . . . . .                      | 336        |
| <b>15</b> | <b>Schlussbetrachtung</b>                        | <b>339</b> |